

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-164701

(43)Date of publication of application : 07.06.2002

(51)Int.Cl.

H01P 1/00

H03F 3/60

H05K 1/02

(21)Application number : 2000-357123

(71)Applicant : SHARP CORP

(22)Date of filing : 24.11.2000

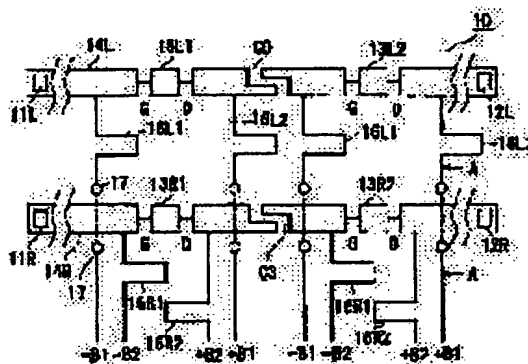
(72)Inventor : TSUCHIHATA KOSUKE

(54) HIGH FREQUENCY CIRCUIT

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a high frequency circuit which can be formed so as to be small-scaled even when a bias line crosses a microstrip transmission line.

SOLUTION: Bias lines 16L1 and 16L2 for applying a bias voltage to amplifiers 13L1 and 13L2 are formed at the back side of a substrate 20, and allowed to cross a microstrip transmission line 14L formed at the surface side of the substrate 20 so that it is not necessary to provide any capacitor for making bias lines 16R1 and 16R2 for applying a bias voltage to amplifiers 13R1 and 13R2 independent of the bias lines 16L1 and 16L2 like DC at a microstrip transmission line 14R. Thus, it is possible to miniaturize this circuit.



LEGAL STATUS

[Date of request for examination] 24.01.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

A

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開2002-164701

(P2002-164701A)

(43)公開日 平成14年6月7日(2002.6.7)

(51)Int.Cl. ⁷	識別記号	F I	テーマコード(参考)
H 0 1 P 1/00		H 0 1 P 1/00	Z 5 E 3 3 8
H 0 3 F 3/60		H 0 3 F 3/60	5 J 0 1 1
H 0 5 K 1/02		H 0 5 K 1/02	J 5 J 0 6 7

審査請求 未請求 請求項の数4 O L (全6頁)

(21)出願番号 特願2000-357123(P2000-357123)

(22)出願日 平成12年11月24日(2000.11.24)

(71)出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72)発明者 土畑 宏介

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

(74)代理人 100085501

弁理士 佐野 静夫

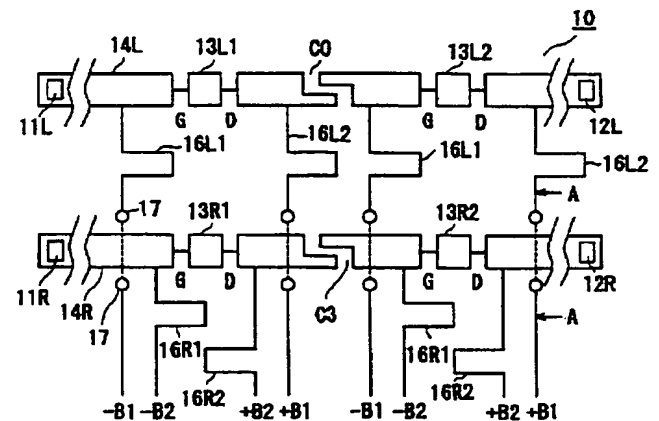
最終頁に続く

(54)【発明の名称】 高周波回路

(57)【要約】

【課題】 バイアスラインとマイクロストリップ伝送線路とが交差しても小型に形成することのできる高周波回路を提供する。

【解決手段】 増幅器13L1、13L2にバイアス電圧を印加するバイアスライン16L1、16L2を基板20の裏側に形成して、基板20の表側に形成されるマイクロストリップ伝送線路14Lと交差させることにより、増幅器13R1、13R2にバイアス電圧を印加するバイアスライン16R1、16R2と、バイアスライン16L1、16L2とをDC的に独立させる為のコンデンサをマイクロストリップ伝送線路14Rに設ける必要がなく、回路の小型化を図ることができる。



(2)

1

【特許請求の範囲】

【請求項1】 基板の表面に形成されるマイクロストリップ伝送線路と、前記マイクロストリップ伝送線路に対して平面的に見て交差するように前記基板の裏面に形成されるバイアスラインとを備え、前記バイアスラインによって所定の電子部品にバイアスを印加したことを特徴とする高周波回路。

【請求項2】 前記マイクロストリップ伝送線路を形成する一の導体に複数の前記バイアスラインを平面的に見て交差させたことを特徴とする請求項1に記載の高周波回路。

【請求項3】 隣接する前記バイアスラインの電流方向を逆方向にしたことを特徴とする請求項2に記載の高周波回路。

【請求項4】 前記バイアスラインにフィルタを接続したことを特徴とする請求項1～請求項3のいずれかに記載の高周波回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、衛星放送用低雑音ダウンコンバータの低雑音高周波増幅部等に用いられる高周波回路に関し、特に、マイクロストリップ伝送線路とバイアスラインとが交差した高周波回路に関する。

【0002】

【従来の技術】従来の高周波回路の例として、衛星放送や衛星通信を受信して中間周波数信号に変換して出力する低雑音ダウンコンバータ（以下「LNB」(Low Noise Blockdown converter)という）の低雑音高周波増幅部の一部を図5に示す。LNBの低雑音高周波増幅部10は、基板上に形成されたマイクロストリップ伝送線路14L、14R上に素子が組み込まれたMIC (Micro wave Integrated Circuit: マイクロ波集積回路) から成っている。

【0003】マイクロストリップ伝送線路14L、14Rにはアンテナ（不図示）により受信された12GHz帯の左旋偏波と右旋偏波のRF信号がそれぞれ入力端子11L、11Rから入力されるようになっている。

【0004】入力端子11Lから入力された左旋偏波の入力信号は、マイクロストリップ伝送線路14Lに組み込まれた2つの増幅器13L1、13L2により増幅して出力端子12Lから出力される。入力端子11Rから入力された右旋偏波の入力信号は、マイクロストリップ伝送線路14Rに組み込まれた2つの増幅器13R1、13R2により増幅して出力端子12Rから出力される。

【0005】増幅器13L1、13L2、13R1、13R2はGaAsFET（ガリウムヒ素電界効果トランジスタ）から成っており、増幅器13L1、13L2の間には、マイクロストリップ伝送線路14Lにより形成されたDC成分をカットするためのカップリング用のコ

2

ンデンサC0が設けられている。

【0006】バイアスライン16L1、16L2を介して、増幅器13L1、13L2の例えばゲートG及びドレインDにそれぞれ-B1、+B1のバイアス電圧が印加されると、ゲートGから入力した信号が増幅されてドレインDから出力されるようになっている。この時、GaAsFETのソース（不図示）は接地されている。

【0007】マイクロストリップ伝送線路14Rには、バイアスライン16L1、16L2、16R1、16R2の間をそれぞれDC的に独立させるカップリング用のコンデンサC1～C5が設けられている。そして、増幅器13R1、13R2の例えばゲートG及びドレインDにそれぞれ-B2、+B2のバイアス電圧が印加されると、ゲートGから入力した信号が増幅されてドレインDから出力されるようになっている。

【0008】

【発明が解決しようとする課題】しかしながら、上記の低雑音高周波増幅部10によると、基板上に形成されるマイクロストリップ伝送線路14L、14Rは厚みが薄く、実装密度を向上させるために線幅Wが狭くなっている。このため、コンデンサC1～C5が所定の電気容量を得るためには、対向電極をマイクロストリップ伝送線路14Rの長手方向に長く形成する必要がある。

【0009】従って、マイクロストリップ伝送線路14Rが長くなるとともに、それに伴ってバイアスライン16L1、16L2の間隔が広がるためマイクロストリップ伝送線路14Lも長くなる。その結果、低雑音高周波増幅部10が大型になる問題があった。尚、コンデンサC1～C5の対向電極をマイクロストリップ伝送線路14Rの長手方向に延びて形成する必要がない場合であっても、対向電極間の空隙の分だけマイクロストリップ伝送線路14Rが長くなるため同様の問題がある。

【0010】上記の低雑音高周波増幅部10に限られず、バイアスラインとマイクロストリップ伝送線路とが交差する高周波回路では、各バイアスラインをDC的に独立させるためにコンデンサを設ける必要があるため、高周波回路が大型になる問題があった。

【0011】本発明は、バイアスラインとマイクロストリップ伝送線路とが交差しても小型に構成することのできる高周波回路を提供することを目的とする。

【0012】

【課題を解決するための手段】上記目的を達成するために本発明は、基板の表面に形成されるマイクロストリップ伝送線路と、前記マイクロストリップ伝送線路に対して平面的に見て交差するように前記基板の裏面に形成されるバイアスラインとを備え、前記バイアスラインによって所定の電子部品にバイアスを印加したことを特徴としている。

【0013】この構成によると、基板の裏面を通してマイクロストリップ伝送線路から絶縁されたバイアスライ

50

(3)

3

ンが平面的に見てマイクロストリップ伝送線路と交差して所定の電子部品にバイアスが印加される。

【0014】また本発明は、上記構成の高周波回路において、前記マイクロストリップ伝送線路を形成する一の導体に複数の前記バイアスラインを平面的に見て交差させたことを特徴としている。

【0015】また本発明は、上記構成の高周波回路において、隣接する前記バイアスラインの電流方向を逆方向にしたことを特徴としている。

【0016】また本発明は、上記構成の高周波回路において、前記バイアスラインにフィルタを接続したことを特徴としている。

【0017】

【発明の実施の形態】以下に本発明の実施形態を図面を参照して説明する。説明の便宜上、従来例の図5と同一の部分については同一の符号を付している。図1は第1実施形態の低雑音高周波増幅部を有するLNBを示す構成図である。

【0018】LNB1はアンテナ9、低雑音高周波増幅部10、バンドパスフィルタ3L、3R、混合部4L、4R、局部発信部5、第1中間周波増幅部6、制御部8から成っている。アンテナ9により捉えられる12.2GHz～12.7GHz帯の左旋偏波(L側)と右旋偏波(R側)のRF信号は低雑音高周波増幅部10でそれぞれ増幅される。

【0019】増幅された信号は所定の周波数帯の信号を通すバンドパスフィルタ3L、3Rを通して混合部4L、4Rに入力される。混合部4L、4Rでは、局部発信部5の局部発信周波数(11.25GHz)に基づいて950MHz～1450MHzの中間周波数(以下「IF信号」という)に周波数変換する。

【0020】第1中間周波増幅部6のスイッチング部6aは制御部8により制御され、スイッチング部6aによりL側のIF信号とR側のIF信号との一方が選択される。第1中間周波増幅部6の増幅器6bはスイッチ回路6dにより選択されたIF信号を増幅し、増幅器6cはスイッチ回路6eにより選択されたIF信号を増幅する。そして、カップリング用のコンデンサC7、C8を介して出力端子7a、7bから出力する。

【0021】出力端子7a、7bには、チューナー回路(不図示)から直流電圧がそれぞれ印加されるようになっている。出力端子7a、7bには高周波チョークコイルL1、L2の一端が接続され、他端にダイオードD1、D2のアノードが接続されている。ダイオードD1、D2のカソードは制御部8に接続される。制御部8は印加された直流電圧に基づいて低雑音高周波増幅部10、局部発信部5及び第1中間周波増幅部6にバイアスライン16、21、22を介して電源を供給するようになっている。

【0022】低雑音高周波増幅部10の構成は図2に示

4

すようになっている。マイクロストリップ伝送線路14L、14Rにはアンテナ9(図1参照)により受信された12GHz帯の左旋偏波と右旋偏波のRF信号がそれぞれ入力端子11L、11Rから入力されるようになっている。

【0023】入力端子11Lから入力された左旋偏波の入力信号は、マイクロストリップ伝送線路14Lに組み込まれた2つの増幅器13L1、13L2により増幅して出力端子12Lから出力される。入力端子11Rから入力された右旋偏波の入力信号は、マイクロストリップ伝送線路14Rに組み込まれた2つの増幅器13R1、13R2により増幅して出力端子12Rから出力される。

【0024】増幅器13L1、13L2、13R1、13R2はGaAsFETから成っており、増幅器13L1、13L2の間には、マイクロストリップ伝送線路14Lにより形成されたDC成分をカットするためのカップリング用のコンデンサC0が設けられている。また、増幅器13R1、13R2の間には、マイクロストリップ伝送線路14Rにより形成されたDC成分をカットするためのカップリング用のコンデンサC3が設けられている。

【0025】バイアスライン16R1、16R2を介して、増幅器13R1、13R2の例えばゲートG及びドレインDにそれぞれ-B2、+B2のバイアス電圧が印加されると、ゲートGから入力した信号が増幅されてドレインDから出力されるようになっている。尚、GaAsFETのソース(不図示)は接地されている。

【0026】バイアスライン16L1、16L2はマイクロストリップ伝送線路14Rと平面的に見て交差して配されている。A-A断面図を図3に示すと、マイクロストリップ伝送線路14Rは基板20の表面に形成されている。バイアスライン16L1、16L2は基板20の表面に形成され、マイクロストリップ伝送線路14Rと交差する部分で基板20の裏面に形成されている。そして、スルーホール17を介して表面に形成されたバイアスライン16L1、16L2と裏面に形成されたバイアスライン16L1、16L2とが導通されている。

【0027】これにより、バイアスライン16L1、16L2を介して、増幅器13L1、13L2の例えばゲートG及びドレインDにそれぞれ-B1、+B1のバイアス電圧が印加されると、ゲートGから入力した信号が増幅されてドレインDから出力されるようになっている。

【0028】尚、図3において18は基板20の裏面の略全面に形成される導体層であり、基板20の裏面に形成されるバイアスライン16L1、16L2の周囲は導体層18が除去されている。

【0029】本実施形態によると、バイアスライン16L1、16L2とマイクロストリップ伝送線路14Rと

(4)

5

が平面的に見て交差するように配置された場合であっても、マイクロストリップ伝送線路14Rを分断して従来例のような各バイアスラインをDC的に独立させるためのコンデンサC1、C2、C4、C5(図5参照)を形成する必要がない。

【0030】このため、マイクロストリップ伝送線路14Rを短縮することができ、それに伴ってバイアスライン16L1、16L2の間隔が狭くなるためマイクロストリップ伝送線路14Lも短縮することができる。従って、MICから成る低雑音高周波増幅部10の小型化を図ることができる。

【0031】次に、図4は第2実施形態の低雑音高周波増幅部の構成を示す図である。低雑音高周波増幅部10の動作は前述の図2に示す第1実施形態と同様である。マイクロストリップ伝送線路14L上の増幅器13L1、13L2はバイアスライン16L1、16L2を介してバイアス電圧が印加される。

【0032】バイアスライン16L1、16L2は、第1実施形態と同様にスルーホール17を介して基板20(図3参照)の裏面を通っている。そして、4本のバイアスライン16L1、16L2がマイクロストリップ伝送線路14Rの同一の導体14aと平面的に見て交差している。これにより、図中、H部に広いスペースを確保することができ、H部に他の電子部品を配置することによって低雑音高周波増幅部10の高密度実装化を図ることができるようになっていく。尚、各バイアスライン16L1、16L2は同じ長さになるように一部が斜めに形成されている。

【0033】隣接したバイアスライン16L1、16L2の電流I1～I4の方向は図中、矢印で示すように逆方向になっている。これにより、バイアスライン16L1、16L2を流れる電流I1～I4によって発生する磁界が互いに打ち消され、マイクロストリップ伝送線路14Rに対する磁界の影響が低減されるようになっていく。

【0034】また、マイクロストリップ伝送線路14Rから基板20の裏側のバイアスライン16L1、16L2への信号の回り込み等によって、バイアスライン16L1、16L2を介して他の回路に悪影響を及ぼす場合がある。このため、バイアスライン16L1、16L2にコイルL3、L4及びコンデンサC9、C10から成るフィルター24を接続し、回り込んだ信号を排除して他の回路への影響を軽減するようになっていく。

【0035】第1、第2実施形態の説明において、LNBの低雑音高周波増幅部について説明したが、マイクロストリップ伝送線路とバイアスラインとが交差するように配置された他の高周波回路においても上記と同様の構成にすることによって同様の効果を得ることができる。

【0036】

【発明の効果】本発明によると、バイアスラインとマイ

6

クロストリップ伝送線路とが平面的に見て交差するように配置された場合であっても、バイアスラインを基板の裏面に形成することによって、従来のようにマイクロストリップ伝送線路を分断して各バイアスラインをDC的に独立させるためのコンデンサを形成する必要がない。このため、マイクロストリップ伝送線路を短縮することができるとともに、それに伴ってバイアスラインの間隔が狭くなるため高周波回路の小型化を図ることができる。

【0037】また本発明によると、複数のバイアスラインがマイクロストリップ伝送線路の一の導体と平面的に見て交差されるので、バイアスラインが密に配される。従って、他の電子部品を配置する広いスペースを高周波回路内に確保することができ、高周波回路の高密度実装化を図ることができる。

【0038】また本発明によると、隣接したバイアスラインの電流の方向を逆方向にすることによって、バイアスラインを流れる電流によって発生する磁界が互いに打ち消され、マイクロストリップ伝送線路に対する磁界の影響を低減することができる。

【0039】また本発明によると、バイアスラインにフィルターを接続することによって、マイクロストリップ伝送線路から基板の裏側のバイアスラインへの信号の回り込み等による他の回路への悪影響を軽減することができる。

【図面の簡単な説明】

【図1】 本発明の第1実施形態の低雑音高周波増幅部を有するLNBを示す構成図である。

【図2】 本発明の第1実施形態の低雑音高周波増幅部を示す構成図である。

【図3】 図2のA-A断面図である。

【図4】 本発明の第2実施形態の低雑音高周波増幅部を示す構成図である。

【図5】 従来の低雑音高周波増幅部を示す構成図である。

【符号の説明】

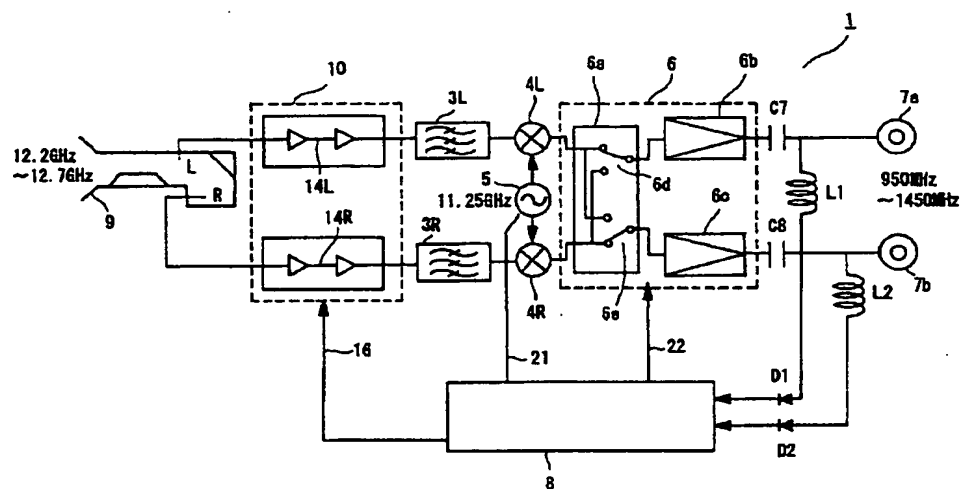
- 1 LNB
- 3L、3R バンドパスフィルタ
- 4L、4R 混合部
- 5 局部発信部
- 6 第1中間周波増幅部
- 8 制御部
- 9 アンテナ
- 10 低雑音高周波増幅部
- 13L1、13L2、13R1、13R2 増幅器
- 14L、14R マイクロストリップ伝送線路
- 16L1、16L2、16R1、16R2 バイアスライン
- 17 スルーホール
- 18 導体層

(5)

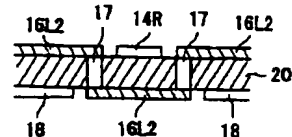
20 基板
24 フィルター
C1~C10 コンデンサ

L1~L4 コイル
D1、D2 ダイオード

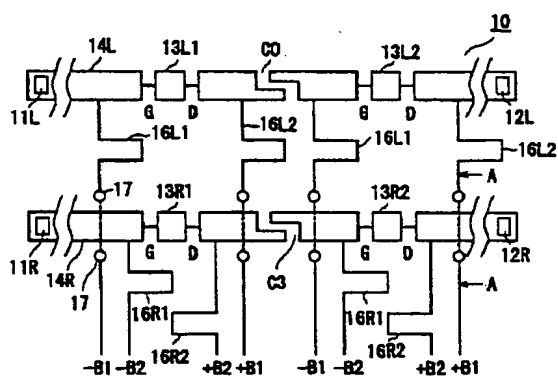
【図1】



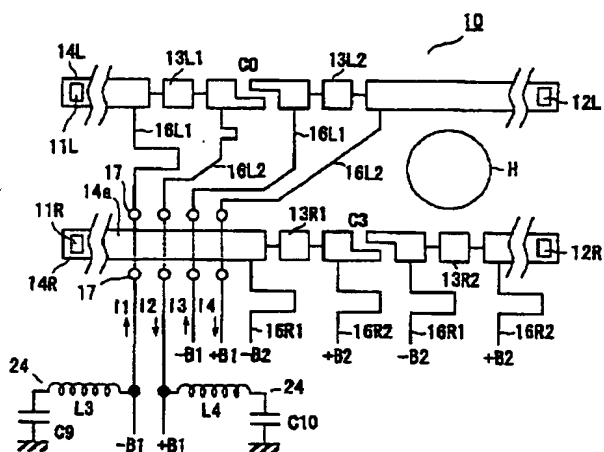
【図3】



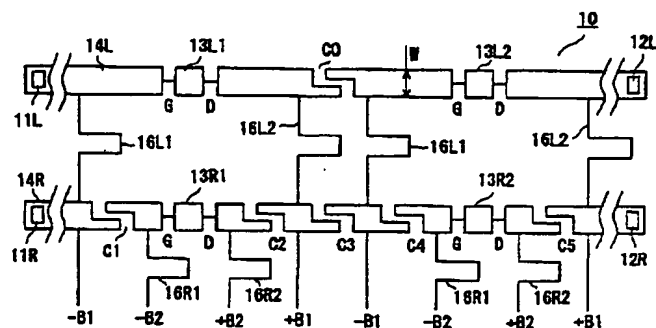
【図2】



【図4】



【図5】



(6)

フロントページの続き

F ターム(参考) 5E338 AA02 BB13 BB25 CC02 CD02
CD15 EE11
5J011 CA15
5J067 AA04 AA21 CA93 FA16 HA09
HA24 HA32 KA12 KA48 KA68
LS12 MA08 MA19 MA23 QA04
QS03 QS17 SA01 TA01